

題號: 5 IP Timing Characterization

組別	A36			
Circuits	T1	T2	T3	T4
Size	161	1029	33233	831625
Success	Y	Y	N	N
CPU Time(sec)	0.51	0.87	N/A	N/A
Timing Variation	27.31	162.15	N/A	N/A
Note	T3 與 T4 造成 Core Dump 無法測試。			

附註:

1. T1,T2, T3, T4 爲 benchmark circuits , T1, T2, T3 隨著題目提供大家測試 , T4 爲外加的 benchmark circuits 。 Size 表示 Circuit 的 Cell 數目。
2. N/A 表示無法測試。
3. Success 表示程式執行完畢 , 產出規定的檔案。
4. CPU Time 表示程式在 Sun Ultra-60 執行所需的 CPU time. 。
5. Timing Variation 表示 Timing Value 的差異累計的結果

假設 T_i 為產出的 Model 中某一項 Timing Value, G_i 為 Golden Model 中相對應的 Timing Value ,

$$\text{Timing Variation} = \sqrt{\sum (G_i - T_i)^2} \text{。}$$

7. A36 在報告中提到 Setup Time 與 Hold Time 計算方式為

Setup time of (I1, CLK) \geq (Delay of I1) - (Delay of CLK) + Setup transition delay

Hold time of (I1, CLK) \geq (Delay of I1) - (Delay of CLK) + Hold transition delay

其中 Hold time 計算方式不對, 應為

Hold time of (I1, CLK) \geq (Delay of CLK) - (Delay of I1) + Hold transition delay